

IO 011

S-DIAS Multi I/O Modul

Betriebsanleitung

Herausgeber: SIGMATEK GmbH & Co KG
A-5112 Lamprechtshausen
Tel.: +43/6274/4321
Fax: +43/6274/4321-18
Email: office@sigmatek.at
WWW.SIGMATEK-AUTOMATION.COM

Copyright © 2016
SIGMATEK GmbH & Co KG

Originalsprache

Alle Rechte vorbehalten. Kein Teil des Werkes darf in irgendeiner Form (Druck, Fotokopie, Mikrofilm oder in einem anderen Verfahren) ohne ausdrückliche Genehmigung reproduziert oder unter Verwendung elektronischer Systeme verarbeitet, vervielfältigt oder verbreitet werden.

Inhaltliche Änderungen behalten wir uns ohne Ankündigung vor. Die SIGMATEK GmbH & Co KG haftet nicht für technische oder drucktechnische Fehler in diesem Handbuch und übernimmt keine Haftung für Schäden, die auf die Nutzung dieses Handbuches zurückzuführen sind.

S-DIAS Multi I/O Modul

IO 011

mit 6 digitalen Eingängen

8 kurzschlussfesten digitalen Ausgängen rücklesbar

1 analogen Spannungseingang

1 analogen Stromeingang

Das Modul verfügt über 6 digitale Eingänge (+24 V/3,5 mA/0,5 ms), über 8 kurzschlussfeste digitale Ausgänge (+24 V/0,5 A), diese sind auch rücklesbar (0,5 ms).

Die Versorgungsspannung für die digitalen Ausgänge wird auf Unterspannung überwacht.

Des Weiteren verfügt das Modul über einen analogen ± 10 V Eingang und einen analogen Stromeingang (0-20 mA oder 4-20 mA).

Die Auflösung für beide analogen Eingänge beträgt 16 Bit.



Inhaltsverzeichnis

1	Technische Daten	4
1.1	Spezifikation digitale Eingänge.....	4
1.2	Spezifikation digitale Ausgänge.....	4
1.3	Spannungsüberwachung	5
1.4	Spezifikation analoger ± 10 V-Eingang.....	5
1.5	Spezifikation analoger Stromeingang	6
1.6	Elektrische Anforderungen.....	7
1.7	Sonstiges.....	9
1.8	Umgebungsbedingungen	9
2	Mechanische Abmessungen.....	10
3	Anschlussbelegung.....	11
3.1	Status LEDs.....	12
3.2	Zu verwendende Steckverbinder	12
3.3	Beschriftungsfeld	13
4	Verdrahtung	14
4.1	Anschlussbeispiel	14
4.2	Hinweise bezüglich digitaler Ausgänge	15
4.2.1	Anschluss induktiver Lasten	15
4.3	Hinweise bezüglich analoger Eingänge	16
4.4	Anschluss der Signalquelle.....	17
4.5	Anschluss eines 2-Leiter Sensors	18

4.6	Anschluss eines 3-Leiter Sensors	18
5	Montage	19
6	Erweiterte Timing-Modi (FW-Version $\geq$ 02.00).....	21
6.1	Geschwindigkeits-Modus	21
6.2	Time-Offset-Modus	21
7	Adressierung	22
7.1	FPGA – HW-Klassen-Adressierung	22
7.2	Firmware – HW-Klassen-Adressierung (FW-Version 01.00)...	23
7.3	Firmware – HW-Klassen-Adressierung (FW-Version $\geq$ 02.00)	25
8	Unterstützte Zykluszeiten	29
8.1	Zykluszeiten unterhalb von 1 ms (in μ s)	29
8.2	Zykluszeiten größer gleich 1 ms (in ms)	29
9	Hardwareklasse IO011	30
9.1	Allgemein	32
9.2	Digitale Ein- und Ausgänge	33
9.3	Analoge Eingänge.....	33
9.4	Kommunikations-Schnittstellen.....	34
9.5	Time Offset-Modus	35
9.5.1	Time-Offset-Modus für analoge Eingänge.....	35
9.5.2	Einschränkungen von diesem Modus	35

1 Technische Daten

1.1 Spezifikation digitale Eingänge

Anzahl	6	
Eingangsspannung	typisch +24 V	maximal +30 V
Signalpegel (bis HW-Version 1.10)	low: < +8 V	high: > +14 V
Signalpegel (ab HW-Version 1.20)	low: < +5 V	high: > +15 V
Eingangsstrom	3,7 mA bei +24 V	
Eingangsverzögerung	typisch 0,5 ms	

1.2 Spezifikation digitale Ausgänge

Anzahl	8	
Kurzschlussfest	ja	
Maximal zulässiger Dauerlaststrom / Kanal	0,5 A	
Maximaler Summenstrom (alle 8 Ausgänge)	4 A (100 % Einschaltdauer)	
Maximale Abschaltenergie der Ausgänge (induktive Last)	maximal 1 Joule/Kanal	
Reststrom Ausgang (ausgeschaltet)	$\leq 10 \mu\text{A}$	
Einschaltverzögerung	< 100 μs	
Abschaltverzögerung	< 150 μs	
Rücklese-Signalpegel	low: < +8 V	high: > +14 V
Eingangsverzögerung	typisch 0,5 ms	
Maximal zulässige Spannung am digitalen Ausgang im ausgeschalteten Zustand	Eine von extern angelegte Spannung am digitalen Ausgangspin darf die Spannung am Versorgungspin (24 V) nicht mehr als 0,7 V übersteigen.	

1.3 Spannungsüberwachung

Versorgungsspannung +24 V	Versorgungsspannung > 18 V (DC OK-LED leuchtet grün)
---------------------------	--

1.4 Spezifikation analoger ±10 V-Eingang

Anzahl der Kanäle	1	
Messbereich	-10 ... +10 V	0 ... +10 V
Messwert	-10.000 ... +10.000 bzw. -30.000 ... +30.000 (bei Full-Range)	0 ... +10.000 bzw. 0 ... +30.000 (bei Full-Range)
	bei offenem Eingang liefert die Firmware den positiven Maximalwert und ein Status-Bit zur Signalisierung des Kabelbruchs (HW-Klasse zeigt dadurch den Wert -2147483632 an)	
Eingangsart	Differenzeingang	
Auflösung	16 Bit (ca. 0,3 mV/LSB)	
Wandlungszeit aller Kanäle	FW-Version 01.00: 15,26 µs FW-Version ≥ 02.00: abhängig vom gewählten Timing Geschwindigkeits-Modus: 15,26 µs Time-Offset-Modus: entspricht der S-DIAS Zykluszeit	
Gleichtaktbereich	±12 V	
Eingangswiderstand	typisch 660 kΩ	
Kabelbruchüberwachung	ja	
Eingangsfiler Hardware	typisch 1 kHz, Tiefpass 3. Ordnung	
Eingangsfiler Software	konfigurierbar, Tiefpass 1. Ordnung	
Grundgenauigkeit	±0,20 % vom maximalen Messwert	
Gesamtgenauigkeit (0-60 °C)	±0,30 % vom maximalen Messwert	

1.5 Spezifikation analoger Stromeingang

Anzahl der Kanäle	1	
Messbereich	0-20 mA	4-20 mA
Messwert	0-20.000 bzw. 0-60.000 (bei Full-Range)	4.000-20.000 bzw. 12.000-60.000 (bei Full-Range)
		bei offenem Eingang liefert die Firmware den positiven Maximalwert und ein Status-Bit zur Signalisierung des Kabelbruchs (HW-Klasse zeigt dadurch den Wert -2147483632 an)
Eingangsart	Differenzeingang	
Auflösung	16 Bit (ca. 0,3 μ A/LSB)	
Wandlungszeit aller Kanäle	FW-Version 01.00: 15,26 μ s FW-Version $\geq$ 02.00: abhängig vom gewählten Timing Geschwindigkeits-Modus: 15,26 μ s Time-Offset-Modus: entspricht der S-DIAS Zykluszeit	
Gleichtaktbereich	± 10 V	
Eingangswiderstand	typisch 50 Ω	
Kabelbruchüberwachung	nein	ja, softwareseitig einstellbar zwischen 0-4 mA (Default: 3 mA)
Kurzschlussüberwachung	nein	ja, softwareseitig einstellbar zwischen 0-4 mA (Default: 3 mA)
Eingangsfilter Hardware	typisch 1 kHz, Tiefpass 3. Ordnung	
Eingangsfilter Software	konfigurierbar, Tiefpass 1. Ordnung	
Grundgenauigkeit	$\pm 0,30$ % vom maximalen Messwert	
Gesamtgenauigkeit (0-60 °C)	$\pm 0,50$ % vom maximalen Messwert	

1.6 Elektrische Anforderungen

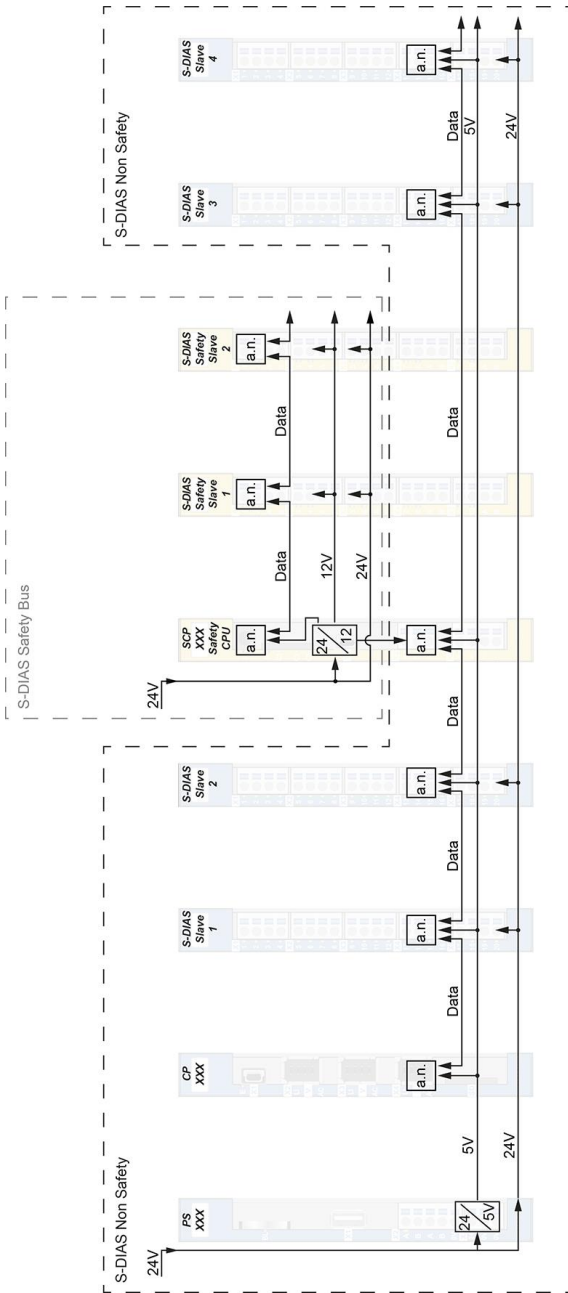
Versorgungsspannung +24 V	18-30 V DC ⁽¹⁾	
Stromaufnahme Versorgungsspannung +24 V	entspricht der Last der digitalen Ausgänge	
Versorgung vom S-DIAS-Bus	+5 V	
Stromaufnahme am S-DIAS-Bus (+5 V-Versorgung)	typisch 60 mA	maximal 65 mA
Versorgung vom S-DIAS-Bus	+24 V	
Stromaufnahme am S-DIAS-Bus (+24 V-Versorgung)	typisch 20 mA	maximal 25 mA
UL-Standard	für UL ⁽¹⁾ : muss mit SELV / PELV und Limited Energy versorgt werden	

⁽¹⁾ In den USA gemäß Class 2 UL 508 für den Einsatz mit der Versorgung durch eine(n) Class 2-Transformator oder -Energiequelle vorgesehen. Der Sekundärkreis ist nach den Anforderungen der UL 508, Abschnitt 63.29 in Ausnahme Nr. 1 des Abschnitts 32.4.4 oder 32.5.1 bewertet. Die Isolationsquelle und die Bemessungsdaten der Überstromschutzvorrichtung erfordern eine Installation mit begrenzter Spannung / Strom.

Wird dieses S-DIAS Modul an einem S-DIAS Versorgungsmodul mit mehreren S-DIAS Modulen eingesetzt, müssen die Summenströme der verwendeten S-DIAS Module ermittelt und überprüft werden.

**Der Summenstrom der +24 V-Versorgung darf 1,6 A nicht überschreiten!
Der Summenstrom der +5 V-Versorgung darf 1,6 A nicht überschreiten!**

Die Angabe der Stromaufnahme findet man in der modulspezifischen technischen Dokumentation unter „Elektrische Anforderungen“.



Beschaltung S-DIAS Safety im S-DIAS System

- jedes S-DIAS Modul ist ein aktives Modul (active node)
- Safety-CPU ist am S-DIAS-Bus angeschlossen (inkl. +5 V-Versorgung)
- Safety-Bus ist eigenständig und vom S-DIAS-Bus getrennt

a.n. = active node

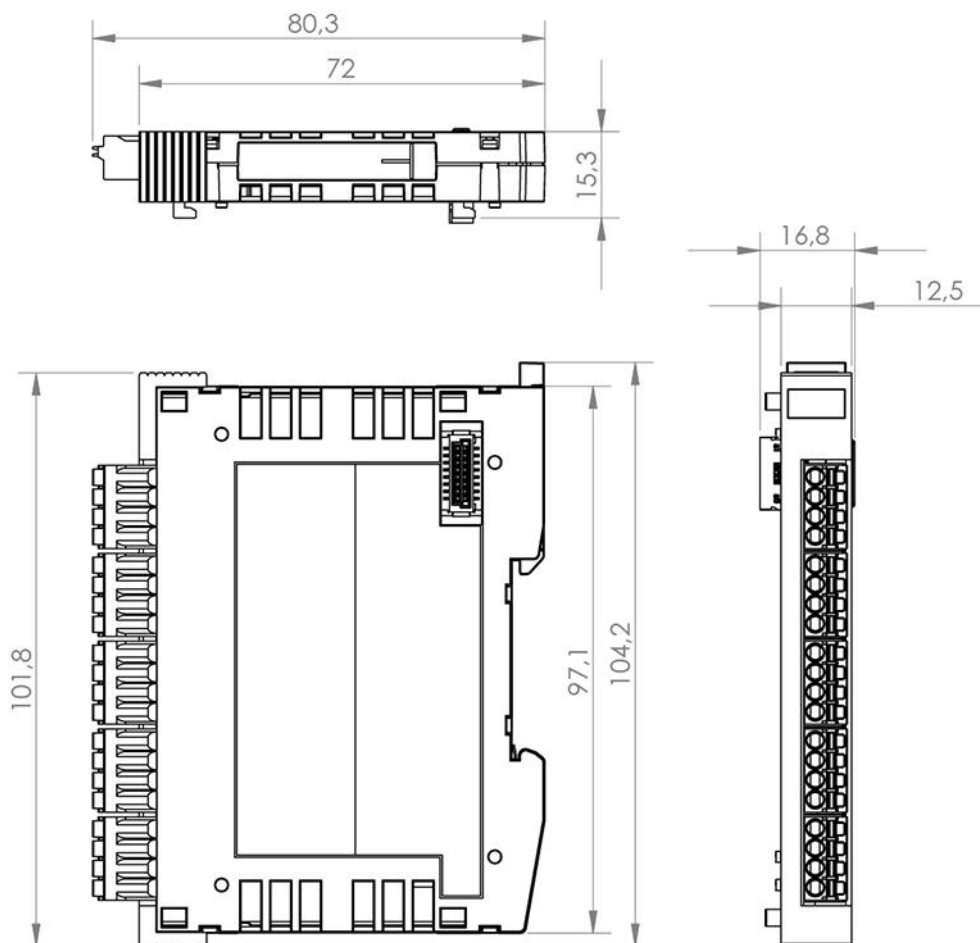
1.7 Sonstiges

Artikelnummer	20-013-011
Hardwareversion	1.x
Normung	UL 508 (E247993)
Approbationen	UL, cUL, CE

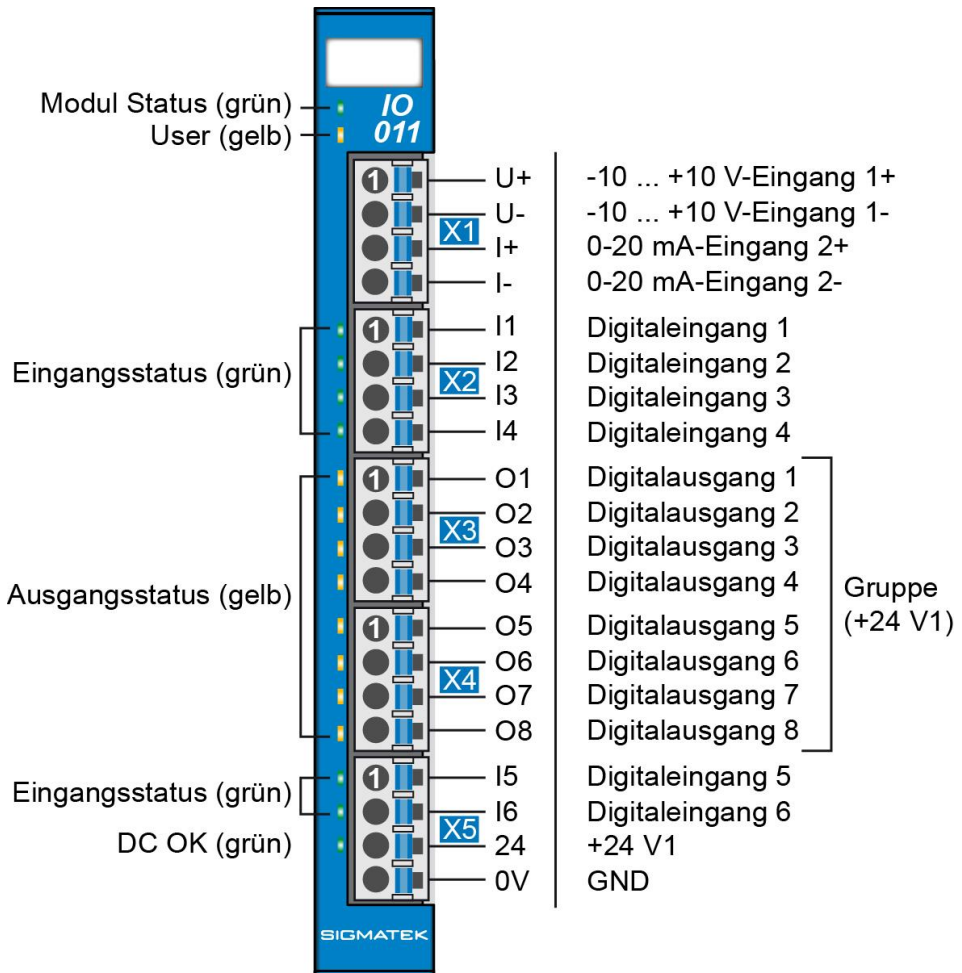
1.8 Umgebungsbedingungen

Lagertemperatur	-20 ... +85 °C	
Umgebungstemperatur	0 ... +60 °C	
Luftfeuchtigkeit	0-95 %, nicht kondensierend	
Aufstellungshöhe über Meereshöhe	0-2000 m ohne Derating > 2000 m mit Derating der maximalen Umgebungstemperatur um 0,5 °C pro 100 m	
Betriebsbedingungen	Verschmutzungsgrad 2 Höhe bis zu 2000 m	
EMV-Störfestigkeit	nach EN 61000-6-2:2007 (Industriebereich)	
EMV-Störaussendung	nach EN 61000-6-4 (Industriebereich)	
Schwingungsfestigkeit	EN 60068-2-6	3,5 mm von 5-8,4 Hz 1 g von 8,4-150 Hz
Schockfestigkeit	EN 60068-2-27	15 g
Schutzart	EN 60529	IP20

2 Mechanische Abmessungen



3 Anschlussbelegung



3.1 Status LEDs

Modul Status	grün	EIN	Modul aktiv
		AUS	Keine Versorgung vorhanden
		BLINKT (5 Hz)	Keine Kommunikation
User	gelb	EIN	Von Applikation einstellbar
		AUS	(z.B. kann die LED des Moduls über die Visualisierung blinkend eingestellt werden um die Modulfindung im Schaltschrank zu erleichtern)
		BLINKT (2 Hz)	
		BLINKT (4 Hz)	
Eingangstatus	grün	EIN	Eingang EIN
		AUS	Eingang AUS
Ausgangstatus	gelb	EIN	Ausgang EIN
		AUS	Ausgang AUS
DC OK	grün	EIN	Ausgangsgruppe ist versorgt

3.2 Zu verwendende Steckverbinder

Steckverbinder:

X1-X5: Steckverbinder mit Federzugklemme (im Lieferumfang enthalten)

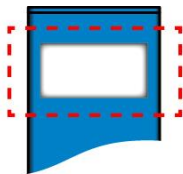
Die Federzugklemmen sind für den Anschluss von ultraschallverdichteten (ultraschallverschweißten) Litzen geeignet.

Anschlussvermögen:

Abisolierlänge/Hülsenlänge:	10 mm
Steckrichtung:	parallel zur Leiterachse bzw. zur Leiterplatte
Leiterquerschnitt starr:	0,2-1,5 mm ²
Leiterquerschnitt flexibel:	0,2-1,5 mm ²
Leiterquerschnitt Litzen ultraschallverdichtet:	0,2-1,5 mm ²
Leiterquerschnitt AWG/kcmil:	24-16
Leiterquerschnitt flexibel m. Aderendhülse ohne Kunststoffhülse:	0,25-1,5 mm ²
Leiterquerschnitt flexibel m. Aderendhülse mit Kunststoffhülse:	0,25-0,75 mm ² (Reduzierungsgrund d2 der Aderendhülse)



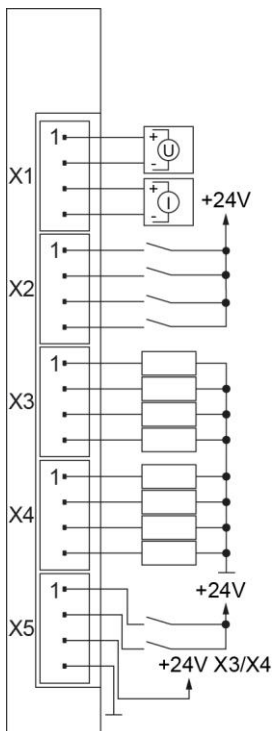
3.3 Beschriftungsfeld



Hersteller	Weidmüller
Typ	MF 10/5 CABUR MC NE WS
Artikelnummer Weidmüller	1854510000
Kompatibler Drucker	Weidmüller
Typ	Printjet Advanced 230V
Artikelnummer Weidmüller	1324380000

4 Verdrahtung

4.1 Anschlussbeispiel

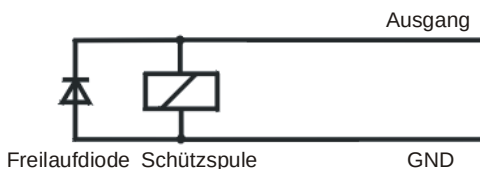


4.2 Hinweise bezüglich digitaler Ausgänge

- Es werden alle 8 Ausgänge aus einem gemeinsamen +24 V-Anschluss versorgt.
- Der Leitungsquerschnitt der +24 V-Speisung muss für den maximalen Summenstrom ausgelegt werden.
- Die Ausgänge dürfen durch Abschalten der +24 V-Versorgung abgeschaltet werden.
- Das Anlegen einer Spannung an einen Ausgang, welche die Versorgungsspannung um mehr als 0,7 V übersteigt, ist unzulässig.

Induktive Lasten müssen immer mit einer Freilaufdiode oder ggf. einem R-C-Glied beschaltet sein. Dies sollte so nah wie möglich an der Last erfolgen.

4.2.1 Anschluss induktiver Lasten



4.3 Hinweise bezüglich analoger Eingänge

Die vom Analogeingang erfassbaren Signale sind im Vergleich zu den digitalen Signalen sehr klein. Um eine einwandfreie Funktion zu gewährleisten, ist eine sorgfältige Leitungsführung unbedingt einzuhalten:

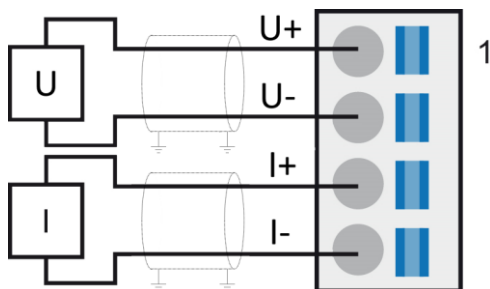
- Die Hutschiene muss eine ordentliche Masseverbindung aufweisen.
- Die Verbindungsleitungen zu den Analogsignalquellen müssen so kurz wie möglich und unter Vermeidung von Parallelführung zu digitalen Signalleitungen verdrahtet werden.
- Die Signalleitungen müssen geschirmt sein.
- Die Schirmung ist auf einer Schirmungssammelschiene anzulegen.
- Vermeiden von Parallelführung der Eingangsleitungen mit Laststromkreisen.
- Schutzbeschaltung aller Schützspulen (RC-Glieder oder Freilaufdioden).

Erdungsschiene nach Möglichkeit mit Schaltschrank-Erdungsschiene verbinden!

WICHTIG:

Das S-DIAS Modul darf NICHT unter Spannung an- oder abgesteckt werden!

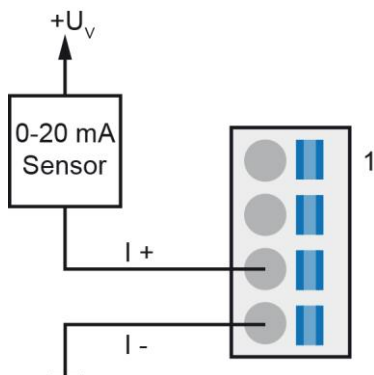
4.4 Anschluss der Signalquelle



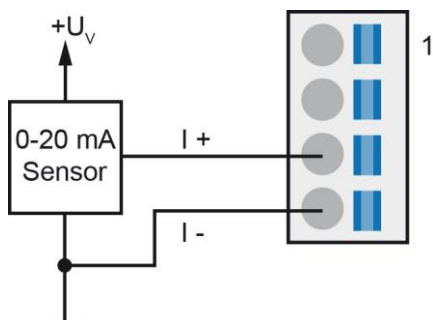
WICHTIG:

Der Gleichaktbereich von ± 10 V muss für jeden Signalpin eingehalten werden!

4.5 Anschluss eines 2-Leiter Sensors

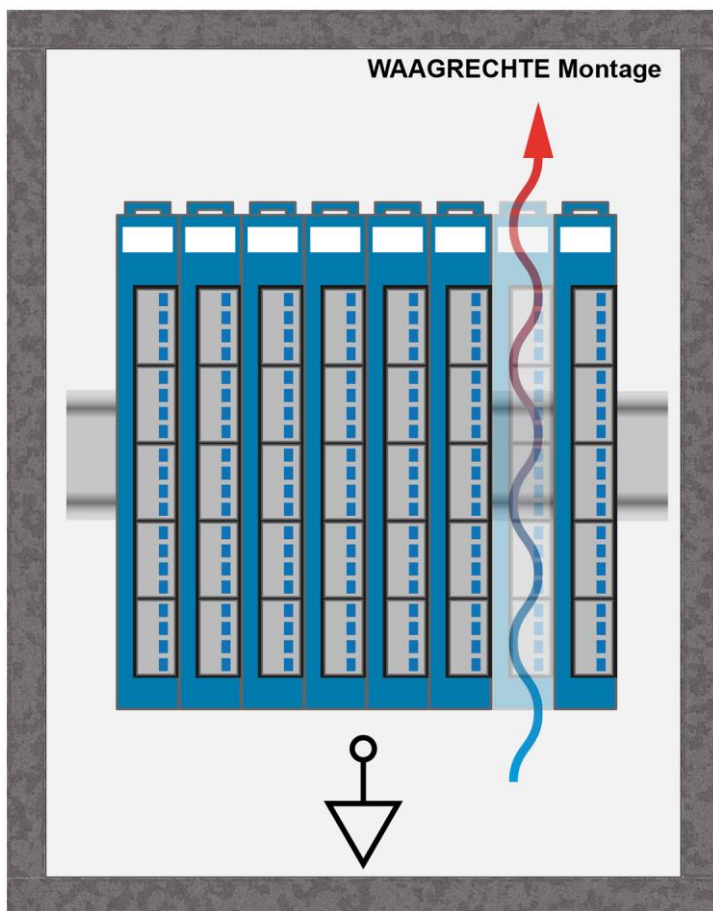


4.6 Anschluss eines 3-Leiter Sensors

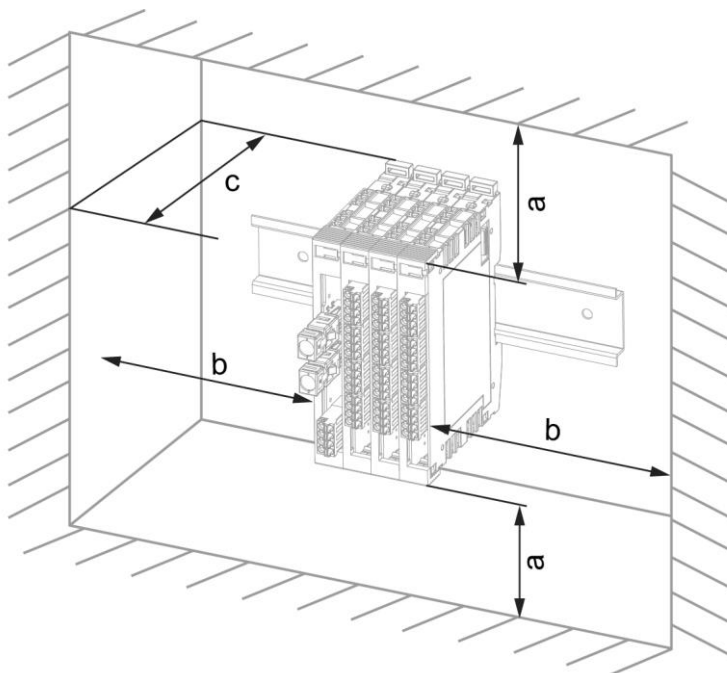


5 Montage

Die S-DIAS Module sind für den Einbau im Schaltschrank vorgesehen. Zur Befestigung der Module ist eine Hutschiene erforderlich. Diese Hutschiene muss eine leitfähige Verbindung zur Schaltschrankrückwand herstellen. Die einzelnen S-DIAS Module werden aneinandergereiht in die Hutschiene eingehängt und durch Schließen der Rasthaken fixiert. Über die Erdungslasche auf der Rückseite der S-DIAS Module wird die Funktionserdverbindung vom Modul zur Hutschiene ausgeführt. Es ist nur die waagrechte Einbaulage (Modulbezeichnung oben) mit ausreichend Abstand der Lüftungsschlitze des S-DIAS Modulblocks zu umgebenden Komponenten bzw. der Schaltschrankwand zulässig. Das ist erforderlich, um die optimale Kühlung und Luftzirkulation zu erreichen, sodass die Funktionalität bis zur maximalen Betriebstemperatur gewährleistet ist.



Empfohlene Minimalabstände der S-DIAS Module zu umgebenden Komponenten bzw. der Schaltschrankwand:



a	b	c
30 mm (1.18")	30 mm (1.18")	100 mm (3.94")

a, b, c ... Abstände in mm (inch)

6 Erweiterte Timing-Modi (FW-Version $\geq$ 02.00)

Das IO 011 kann entweder im Geschwindigkeits-Modus oder im Time-Offset-Modus betrieben werden. Dies kann über das Bit 3 im Info-Byte der Konfigurationsdaten (Adresse 0x0104) konfiguriert werden.

6.1 Geschwindigkeits-Modus

In diesem Modus werden die Analogeingänge so schnell wie möglich abgetastet und gefiltert um die höchstmögliche Samplerate zu erreichen. Es ist nicht möglich den Zeitpunkt der einzelnen Messungen festzulegen, da kontinuierlich gemessen wird.

6.2 Time-Offset-Modus

Im Time-Offset-Modus werden die Analogeingänge nur einmal pro Zyklus (die Dauer eines Zyklus entspricht der S-DIAS Zykluszeit) gemessen. Dabei wird der Zeitpunkt des Messvorgangs von der HW-Klasse in den zyklischen Daten zur Firmware für jeden Analogeingang vorgegeben. Dieser wird dabei als Offset in μs vom Zyklus-Startzeitpunkt (S-DIAS Sync) angegeben.

Die einstellbaren Werte (Time-Offsets) unterliegen folgenden Einschränkungen:

- **Übernahme der Time-Offsets erst im folgenden Zyklus:** Die Time-Offset Werte müssen zyklisch von der HW-Klasse zur Firmware übertragen werden. Diese werden jedoch erst im darauffolgenden Zyklus übernommen, da die Firmware die Werte erst prüfen und aktivieren muss.
- **Minimaler Time-Offset Wert:** Da die Firmware direkt nach dem S-DIAS Sync noch die eingehenden zyklischen Daten verarbeiten muss, können nur Offset-Werte ab **105 μs** verwendet werden.
- **Maximaler Time-Offset Wert:** Da am Ende eines S-DIAS Zyklus noch zyklische Daten zur HW-Klasse gesendet werden müssen, können nur Offset-Werte bis maximal **Zykluszeit abzüglich 197 μs** verwendet werden.
- **Abstand zwischen den Time-Offsets:** Da es nicht möglich ist, mehrere Analogeingänge gleichzeitig zu messen, müssen die Abstände mindestens **8 μs** betragen
- **Korrektur innerhalb der Firmware:** Wenn Offset-Werte eingestellt werden, die außerhalb der Grenzen liegen oder zu nahe beieinanderliegen, werden diese von der Firmware, wenn möglich, korrigiert (verschoben). Um der HW-Klasse die Korrektur bzw. die fehlerhaften Werte zu signalisieren, wird das entsprechende Status-Bit (Bit 6 bzw. Bit 7 in den zyklischen Daten zur HW-Klasse auf Adresse 0x000A) gesetzt.

7 Adressierung

7.1 FPGA – HW-Klassen-Adressierung

Digitale Ein- und Ausgänge werden direkt vom FPGA des IO 011 bedient, wodurch ein Teil des Adressbereichs dafür benötigt wird. Dieser Bereich wird von der Firmware nicht verwendet.

Adresse (hex)	Größe (Byte)	Zugriffstyp	Beschreibung
0000	4	r	Daten zur HW-Klasse
0000	4	r	Eingangsregister Bit 0-15 reserviert Bit 16 Digitaleingang 1 Bit 17 Digitaleingang 2 Bit 18 Digitaleingang 3 Bit 19 Digitaleingang 4 Bit 20 Digitaleingang 5 Bit 21 Digitaleingang 6 Bit 22 DIAG Rücklesung Bit 23 DC 24 V OK Bit 24 Rücklesung Digitalausgang 1 Bit 25 Rücklesung Digitalausgang 2 Bit 26 Rücklesung Digitalausgang 3 Bit 27 Rücklesung Digitalausgang 4 Bit 28 Rücklesung Digitalausgang 5 Bit 29 Rücklesung Digitalausgang 6 Bit 30 Rücklesung Digitalausgang 7 Bit 31 Rücklesung Digitalausgang 8
0000	4	w	Daten zum FPGA
0000	4	w	Ausgangsregister Bit 0-23 reserviert Bit 24 Digitalausgang 1 Bit 25 Digitalausgang 2 Bit 26 Digitalausgang 3 Bit 27 Digitalausgang 4 Bit 28 Digitalausgang 5 Bit 29 Digitalausgang 6 Bit 30 Digitalausgang 7 Bit 31 Digitalausgang 8

7.2 Firmware – HW-Klassen-Adressierung (FW-Version 01.00)

Die hier angegebene Adresszuordnung betrifft die FW Version 01.00.

Adresse (hex)	Größe (Byte)	Zugriffstyp	Beschreibung
0080	128	w	Zyklische Daten zur Firmware
-	-	-	keine zyklischen Daten zur Firmware vorhanden
0004	124	r	Zyklische Daten zur HW-Klasse
0004	2	r	Status Bit 0 24 V DC nicht OK Bit 1 nicht synchronisiert Bit 2 FLASH-Abgleichdaten CRC-Fehler Bit 3 RAM-Abgleichdaten CRC-Fehler Bit 4 ungültige Abgleichdaten Bit 5 S-DIAS Zykluszeit wird nicht unterstützt Bit 6-15 reserviert
0006	2	r	Analogeingang 1 - Spannung
0008	2	r	Analogeingang 2 - Strom
000A	1	r	Kabelbrucherkennung Bit 0 Kabelbruch AI1 - Spannung Bit 1 Kabelbruch AI2 – Strom Bit 2-4 reserviert Modul-Status Bit 5 AI2 Overrange (Überstrom) Bit 6-7 reserviert
000B	1	r	reserviert
0100	128	w	Konfigurationsdaten zur Firmware
0100	2	w	CRC16 über die gesamten Konfigurationsdaten
0102	2	w	Länge der Konfigurationsdaten

0104	1	w	Info (Special-Purpose bzw. Statusbits)
			Bit 0 Rohwert-Modus 0 ... normaler Modus (Eingangswerte sind abgeglichen) 1 ... Rohwerte werden geliefert
			Bit 1 Bootloader/Update Request
			Bit 2-7 reserviert
0105	1	w	reserviert
0106	1	w	Auswahl für Analogeingangsmessbereiche
			Bit 0 Analogeingang 1 - Spannung 0 ... -10 V bis +10 V Messbereich 1 ... 0 V bis +10 V Messbereich
			Bit 1 Analogeingang 2 - Strom 0 ... 0-20 mA Messbereich 1 ... 4-20 mA Messbereich
			Bit 2-7 reserviert
0107	2	w	Grenzfrequenz Tiefpassfilter in Hz Analogeingang 1 - Spannung (bei einer eingestellten Grenzfrequenz von 0 Hz ist der Software-Tiefpassfilter deaktiviert, es muss auf die Einhaltung des Abtast-Theorems geachtet werden)
0109	2	w	Grenzfrequenz Tiefpassfilter in Hz Analogeingang 2 - Strom (bei einer eingestellten Grenzfrequenz von 0 Hz ist der Software-Tiefpassfilter deaktiviert, es muss auf die Einhaltung des Abtast-Theorems geachtet werden)
010B	2	w	Grenzwert für Kabelbrucherkennung bei AI2 (in μA von 0-4000, nur aktiv wenn der Eingang im 4-20 mA Messbereich betrieben wird)
010D	2	w	Message-Counter
010F	1	w	reserviert
0180	128	r	Konfigurationsdaten zur HW-Klasse
0180	2	r	CRC16 über die gesamten Konfigurationsdaten
0182	2	r	Länge der Konfigurationsdaten
0184	2	r	Firmware-Version
0186	2	r	Message-Counter (Kopie des erhaltenen Message-Counters um die Konfigurationsdaten-Übernahme zu bestätigen)

7.3 Firmware – HW-Klassen-Adressierung (FW-Version $\geq$ 02.00)

Die hier angegebene Adresszuordnung betrifft die FW-Version $\geq$ 02.00.

Adresse (hex)	Größe (Byte)	Zugriffstyp	Beschreibung
0080	128	w	Zyklische Daten zur Firmware
0080	2	w	AI 1 – Time-Offset vom Sync in μ s (die Time-Offsets werden automatisch angepasst, siehe 6.2)
0082	2	w	AI 2 – Time-Offset vom Sync in μ s (die Time-Offsets werden automatisch angepasst, siehe 6.2)
0004	124	r	Zyklische Daten zur HW-Klasse
0004	2	r	Status Bit 0 24 V DC nicht OK Bit 1 nicht synchronisiert Bit 2 FLASH-Abgleichdaten CRC-Fehler Bit 3 RAM-Abgleichdaten CRC-Fehler Bit 4 ungültige Abgleichdaten Bit 5 S-DIAS Zykluszeit wird nicht unterstützt Bit 6-11 reserviert Fehlerinformationen Bit 12-15 Fehler-Codes 00 kein Fehler aufgetreten 01 Peripherie konnte nicht initialisiert werden 02 Systemtakt konnte nicht initialisiert werden 03-14 reserviert 15 undefinierter Fehler aufgetreten
0006	2	r	Analogeingang 1 - Spannung
0008	2	r	Analogeingang 2 – Strom

000A	1	r	Kabelbrucherkennung und Messbereichsüberprüfung Bit 0 Kabelbruch AI1 - Spannung (entspricht AI1 Overrange, wenn die erweiterte Messbereichsüberprüfung aktiviert ist) Bit 1 Kabelbruch AI2 – Strom (entspricht AI2 Underrange, wenn die erweiterte Messbereichsüberprüfung aktiviert ist) Bit 2-3 reserviert Bit 4 AI1 Underrange (nur dann, wenn die erweiterte Messbereichsüberprüfung aktiviert ist) Bit 5 AI2 Overrange Time-Offset Informationen Bit 6 Time-Offsets mussten korrigiert werden (Abstand wurde zu gering gewählt oder liegt außerhalb der Grenzen) Bit 7 Time-Offsets liegen außerhalb des erlaubten Bereichs und konnten nicht korrigiert werden (die eingestellten Time-Offsets sind ungültig oder wurden durch das Verschieben der Offsets innerhalb der Firmware ungültig)
			000B 1 r reserviert
0100	128	w	Konfigurationsdaten zur Firmware
0100	2	w	CRC16 über die gesamten Konfigurationsdaten
0102	2	w	Länge der Konfigurationsdaten

0104	1	w	Info (Special-Purpose bzw. Statusbits)
			Bit 0 Rohwert-Modus 0 ... normaler Modus (Eingangswerte sind abgeglichen) 1 ... Rohwerte werden geliefert
			Bit 1 Bootloader/Update Request
			Bit 2 Message-Counter Verschiebung 0 ... Message-Counter wird auf Adresse 0x010D erwartet und ist 2 Byte groß 1 ... Message-Counter wird auf Adresse 0x0105 erwartet und ist 1 Byte groß
			Bit 3 ADC - Timing-Modus 0 ... Geschwindigkeits-Modus (der ADC wird über einen Mess-Timer so schnell wie möglich ausgelesen) 1 ... Time-Offset-Modus (die Analogeingänge werden bei den von der HW-Klasse vorgegebenen Time-Offsets abgetastet)
0105	1	w	Bit 4 Volle 16 Bit Auflösung (Full-Range Modus) 0 ... Full-Range Modus ist deaktiviert (die Spannungswerte werden in einem Bereich von -10000 mV bis +10000 mV geliefert, die Stromwerte werden in einem Bereich von 0 µA bis 20000 µA geliefert) 1 ... Full-Range Modus ist aktiviert (die Auflösung der Werte wird um den Faktor 3 erhöht wodurch Spannungen in einem Bereich von -30000 bis +30000 Einheiten und Ströme in einem Bereich von 0 bis 60000 Einheiten geliefert werden, der Messbereich bleibt ident)
			Bit 5 Erweiterte Messbereichsüberprüfung 0 ... Keine zusätzliche Messbereichsüberprüfung 1 ... Zusätzliche Messbereichsüberprüfung aktiv (die eingehenden Spannungswerte werden auf den Messbereich überprüft und beim Über- bzw. Unterschreiten werden entsprechende Bits in den zyklischen Daten gesetzt, die eingehenden Stromwerte werden im 0-20 mA Betriebsmodus auf Unterschreitung (Verpolung) geprüft, die Messbereichsgrenze beträgt $\pm 1,25$ % vom ausgewählten Messbereich)
			Bit 6-7 reserviert
0105	1	w	Message-Counter (Bit 2 im Info-Byte auf Adresse 0x0104 muss gesetzt sein, damit der Message-Counter an dieser Stelle verwendet wird)

0106	1	w	Auswahl für Analogeingangs-Messbereiche Bit 0 Analogeingang 1 - Spannung 0 ... -10 V bis +10 V Messbereich 1 ... 0 V bis +10 V Messbereich Bit 1 Analogeingang 2 - Strom 0 ... 0-20 mA Messbereich 1 ... 4-20 mA Messbereich Bit 2-7 reserviert
0107	2	w	Grenzfrequenz Tiefpassfilter in Hz Analogeingang 1 - Spannung (bei einer eingestellten Grenzfrequenz von 0 Hz ist der Software-Tiefpassfilter deaktiviert, es muss auf die Einhaltung des Abtast-Theorems geachtet werden)
0109	2	w	Grenzfrequenz Tiefpassfilter in Hz Analogeingang 2 - Strom (bei einer eingestellten Grenzfrequenz von 0 Hz ist der Software-Tiefpassfilter deaktiviert, es muss auf die Einhaltung des Abtast-Theorems geachtet werden)
010B	2	w	Grenzwert für Kabelbrucherkennung bei AI2 (in μ A von 0-4000, nur aktiv wenn der Eingang im 4-20 mA Messbereich betrieben wird)
010D	2	w	Message-Counter (Bit 2 im Info-Byte auf Adresse 0x0104 darf nicht gesetzt sein, damit der Message-Counter an dieser Stelle verwendet wird)
010F	1	w	reserviert
0180	128	r	Konfigurationsdaten zur HW-Klasse
0180	2	r	CRC16 über die gesamten Konfigurationsdaten
0182	2	r	Länge der Konfigurationsdaten
0184	2	r	Firmware-Version
0186	1	r	Message-Counter (Kopie des erhaltenen Message-Counters um die Konfigurationsdaten-Übernahme zu bestätigen)
0187	1	r	reserviert (wenn der Message-Counter 2 Byte groß ist (Bit 2 im Info-Byte auf Adresse 0x0104 ist gesetzt) dann wird dieses Byte zusätzlich für den Message-Counter benötigt)

8 Unterstützte Zykluszeiten

8.1 Zykluszeiten unterhalb von 1 ms (in µs)

FW	50	100	125	200	250	500
≥ V2.00						x

x= unterstützt

8.2 Zykluszeiten größer gleich 1 ms (in ms)

FW	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
≥ V2.00	x	x		x				x								x

x= unterstützt

FW	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32
≥ V2.00																x

x= unterstützt

9 Hardwareklasse IO011

Hardwareklasse IO011 für das S-DIAS-Multi I/O-Modul IO 011

```

SDIAS:53, IO011 (IO011)
S Class State (ClassState) <-[]->
S Device ID (DeviceID) <-[]->
S FPGA Version (FPGAVersion) <-[]->
S Hardware Version (HwVersion) <-[]->
S Serial Number (SerialNo) <-[]->
S Retry Counter (RetryCounter) <-[]->
O LED Control (LEDControl) <-[]->
S Firmware Version (FirmwareVersion) <-[]->
+ S Firmware Status (FWErrorBits) <-[]->
----- Digital Inputs -----
I Digital Input 1 (Input1) <-[]->
I Digital Input 2 (Input2) <-[]->
I Digital Input 3 (Input3) <-[]->
I Digital Input 4 (Input4) <-[]->
I Digital Input 5 (Input5) <-[]->
I Digital Input 6 (Input6) <-[]->
I Input Byte (InputByte) <-[]->
----- Digital Outputs -----
O Digital Out 1 (Output1) <-[]->
O Digital Out 2 (Output2) <-[]->
O Digital Out 3 (Output3) <-[]->
O Digital Out 4 (Output4) <-[]->
O Digital Out 5 (Output5) <-[]->
O Digital Out 6 (Output6) <-[]->
O Digital Out 7 (Output7) <-[]->
O Digital Out 8 (Output8) <-[]->
O Output Byte (OutputByte) <-[]->

```



```

----- Backread Outputs -----
I Digital Output 1 Input (Output1Input) <-[]->
I Digital Output 2 Input (Output2Input) <-[]->
I Digital Output 3 Input (Output3Input) <-[]->
I Digital Output 4 Input (Output4Input) <-[]->
I Digital Output 5 Input (Output5Input) <-[]->
I Digital Output 6 Input (Output6Input) <-[]->
I Digital Output 7 Input (Output7Input) <-[]->
I Digital Output 8 Input (Output8Input) <-[]->
I Output Input Byte (OutputInputByte) <-[]->
----- Analog Input 1 -----
I Analog Input 1 (AI1) <-[]->
O Analog Input 1 Time Offset (AI1TimeOffset) <-[]->
----- Analog Input 2 -----
I Analog Input 2 (AI2) <-[]->
O Analog Input 2 Time Offset (AI2TimeOffset) <-[]->
S Analog Input 2 Over Current (AI2OverCurrent) <-[]->
S Voltage 24 OK (Voltage24OK) <-[]->
S Range detection (CableBreak) <-[]->
S Time Offset Error Bits (TimeOffsetErrorBits) <-[]->
II ALARM:00, Empty

```

Diese Hardwareklasse wird zum Ansteuern des Hardwaremoduls IO 011 verwendet. Das Modul besitzt 6 digitale Eingänge und 8 digitale Ausgänge (rücklesbar). Weiters sind 2 analoge Eingänge vorhanden.

Genauere Hardwareinformationen findet man in der Moduldokumentation.

9.1 Allgemein

Class State	State	Dieser Server zeigt den aktuellen Status der Hardwareklasse an.														
Device ID	State	Auf diesem Server wird die Device-ID des Hardwaremoduls angezeigt.														
FPGA Version	State	FPGA-Version des Modules im Format 16#XY (z.B. 16#10 = Version 1.0).														
Hardware Version	State	Hardware-Version des Modules im Format 16#XXYY (z.B. 16#0120 = Version 1.20)														
Serial Number	State	Auf diesem Server wird die Seriennummer des Hardwaremoduls angezeigt.														
Retry Counter	State	Dieser Server zählt hoch, wenn ein Transfer fehlschlägt.														
LED Control	Output	Mit diesem Server kann die Applikations-LED des S-DIAS-Moduls gesteuert werden, um das Modul im Verbund schneller finden zu können. <table><tr><td>0</td><td>LED aus</td></tr><tr><td>1</td><td>LED ein</td></tr><tr><td>2</td><td>langsam blinken</td></tr><tr><td>3</td><td>schnell blinken</td></tr></table>	0	LED aus	1	LED ein	2	langsam blinken	3	schnell blinken						
0	LED aus															
1	LED ein															
2	langsam blinken															
3	schnell blinken															
Firmware version	State	Auf diesem Server wird die verwendete Firmware-Version des Hardwaremoduls angezeigt.														
Firmware Status	State	An diesem Server werden die Statusbits der FW angezeigt. <table><tr><td>Bit 0</td><td>DC nicht OK</td></tr><tr><td>Bit 1</td><td>kein Sync vorhanden</td></tr><tr><td>Bit 2</td><td>Flash Data CRC Error</td></tr><tr><td>Bit 3</td><td>RAM Data CRC Error</td></tr><tr><td>Bit 4</td><td>ungültige EEPROM-Version</td></tr><tr><td>Bit 5</td><td>Bus-Zykluszeit nicht unterstützt</td></tr><tr><td>Bit 6</td><td>ungültige Konfiguration</td></tr></table>	Bit 0	DC nicht OK	Bit 1	kein Sync vorhanden	Bit 2	Flash Data CRC Error	Bit 3	RAM Data CRC Error	Bit 4	ungültige EEPROM-Version	Bit 5	Bus-Zykluszeit nicht unterstützt	Bit 6	ungültige Konfiguration
Bit 0	DC nicht OK															
Bit 1	kein Sync vorhanden															
Bit 2	Flash Data CRC Error															
Bit 3	RAM Data CRC Error															
Bit 4	ungültige EEPROM-Version															
Bit 5	Bus-Zykluszeit nicht unterstützt															
Bit 6	ungültige Konfiguration															
Required	Property	Dieser Client ist standardmäßig aktiviert, d.h. dieses S-DIAS-Hardwaremodul an dieser Position ist für das System zwingend erforderlich und darf keinesfalls fehlen, ausgesteckt werden oder einen Fehler liefern, ansonsten wird die gesamte Hardware abgeschaltet. Fehlt das Hardwaremodul, liefert es einen Fehler oder wird es entfernt, löst dies einen S-DIAS-Fehler aus. Wird dieser Client mit 0 initialisiert, ist dieses Hardwaremodul an der Position nicht zwingend erforderlich, d.h. es kann jederzeit an- bzw. abgesteckt werden. Es sollte aber mit Bedacht die Sicherheit des Systems ausgewählt werden, welche Komponenten „nicht required“ sein sollen.														

9.2 Digitale Ein- und Ausgänge

Input [1-6]	Input	Zeigt den Status des digitalen Eingangs [1-6] an.
Output [1-8]	Output	Mit diesem Server kann der Digitale Ausgang [1-8] gesteuert werden. Ausgang setzen über die Write-Methode des Servers.
Output [1-8] Input	Input	Zeigt den rücklesbaren Status der digitalen Ausgänge [1-8] an.
Input Byte	Input	Auf diesem Server werden die digitalen Eingänge in einem 8-Bit-Bitfeld angezeigt. Innerhalb von diesem werden Bit 0 bis Bit 5 mit den Eingängen Input1 bis Input6 belegt.
Output Byte	Output	Auf diesem Server werden die digitalen Ausgänge in einem 8-Bit-Bitfeld angezeigt. In diesem werden Bit 0 bis Bit 7 mit den Ausgängen Output1 bis Output8 belegt. Ein Write() auf diesem Server schreibt das Bitmuster auf diese Ausgänge.

9.3 Analoge Eingänge

AI1 Config	Property	0	AI1 wird als Analogeingang verwendet (Bereich: -10 V bis +10 V)
		1	AI1 wird als Analogeingang verwendet (Bereich: 0 V bis +10 V)
AI2 Config	Property	0	AI2 wird als Analogeingang verwendet (Bereich: -10 V bis +10 V)
		1	AI2 wird als Analogeingang verwendet (Bereich: 0 V bis +10 V)
AI[1-2] cut off frequency	Property	An diesem Client wird die Grenzfrequenz für den Software Tiefpassfilter eingestellt.	
		0	1000 Hz
		1	500 Hz
		2	250 Hz
		3	100 Hz
		4	50 Hz
		5	25 Hz
		6	10 Hz
AI[1-2] minimal value	Property	Dieser Wert gibt den Minimalwert für den Kanal an. Wird am Kanal der Minimalwert (abhängig je nach AI[1-2] Config gemessen, dann wird in der Software dieser Wert ausgegeben. Über die Einstellungen an den Clients AI[1-2]_Min + AI[1-2]_Max wird der Bereich der Messwerte definiert.	
AI[1-2] maximal value	Property	Dieser Wert gibt den Maximalwert für den Kanal an. Wird am Kanal der Maximalwert (abhängig je nach AI[1-2] Config) gemessen, dann wird in der Software dieser Wert ausgegeben. Über die Einstellungen an den Clients AI[1-2]_Min + AI[1-2]_Max wird der Bereich der Messwerte definiert.	
Analog Input [1-2]	Input	Analoger Eingang 1-2, Statusabfrage über read().	

Cable Break	State	Kabelbrucherkennung der analogen Eingänge.	
		Bit 1	oberer Messbereich verletzt am Eingang AI1 (Kabelbruch)
		Bit 2	unterer Messbereich verletzt am Eingang AI2 (Kabelbruch)
		Bit 5	unterer Messbereich verletzt Eingang AI1 (Wird erst mit FW Version 2.00 oder höher unterstützt)
		Bit 6	oberer Messebereich verletzt am Eingang AI2
Cable Break Limit	Property	Einstellbare Grenze für die Erkennung der untere Messgrenze (Kabelbrucherkennung). Wertebereich 0-4000 [μ A]. (3000 Standardwert = 3 mA) Wirksam bei Verwendung von Firmware-Version $\geq$ 1.10. Bei Firmware-Versionen $<$ 1.10 gilt ein Wert von $<$ 3,75 mA als Initialisierungswert	
Reference Voltage OK	State	Zeigt an ob die Referenzspannung in Ordnung ist.	
		0	OK
		1	nicht OK
Analog Input 2 Over Current	State	Zeigt an ob am Kanal 2 ein Überstrom anliegt.	
		0	OK
		1	nicht OK
Full Resolution 16 Bit	Property	Wird zum Aktivieren der 16Bit Auflösung verwendet. Diese Funktion ist erst ab der Firmwareversion 2.00 verfügbar. 0: Auflösung Spannung: -10/+10 V 1 mV LSB Auflösung Strom: 0 .. 20 mA 1 μ A LSB (real 16 bit resolution) (FW Version 2.00 or higher) 1: Auflösung Spannung: -10/+10 V 0.3 mV LSB Auflösung Strom: 0 .. 20 mA 0.3 μ A LSB als Initialisierungswert	

9.4 Kommunikations-Schnittstellen

ALARM	Downlink	Mit diesem Downlink kann die zugehörige Alarmklasse über den Hardware-Editor platziert werden.
-------	----------	--

9.5 Time Offset-Modus

verfügbar ab Firmwareversion ≥ 2.00

Activate Time Offset Analog In	Property	Mit dieser Einstellung kann angegeben werden ob der Time Offset Modus für die analogen Eingänge verwendet werden soll. 0 Time Offset Modus für analoge Eingänge deaktiviert 1 Time Offset Modus für analoge Eingänge aktiviert Wenn 1 eingestellt ist und erkannt wird, dass die Firmware des Moduls diesen Modus noch nicht unterstützt, wird der Class State auf _ClientNotReady gesetzt und eine Logmeldung ausgegeben. als Initialisierungswert	
	Output	Time Offset für den jeweiligen analogen Eingang in μs . Gültige Grenzen: 105 μs bis (Zykluszeit – 197 μs). Beispiel: 1 ms Zykluszeit (Buszeit) ... Bereich: 105 μs bis 803 μs Rückgabewert/Statuswert: -1 Feature wird von aktueller Firmware nicht unterstützt (Erst verfügbar mit FW Version ≥ 2.00 oder höher) -2 Eingestellter Wert liegt außerhalb der gültigen Grenzen	
Analog Input [1-2] Time Offset			
Time Offset Error Bits	State	Bit 1	Die eingestellten Time Offsets waren ungültig und wurden von der Firmware automatisch angepasst. Dies kann der Fall sein, wenn der Abstand zweier Time Offsets zueinander zu gering ist (kleiner als 20 μs).
		Bit 2	Die eingestellten Time Offsets waren ungültig und konnten von der Firmware nicht automatisch angepasst werden. Dies kann der Fall sein, wenn die Time Offsets zu knapp eingestellt werden. z.B. mehrere Time Offsets liegen genau auf 105 μs vor dem Sync.

9.5.1 Time-Offset-Modus für analoge Eingänge

Mit diesem Modus kann für jeden einzelnen Analog-Eingangskanal der Wandlungszeitpunkt in μs in Bezug auf den SDIAS-Sync zur Laufzeit angegeben werden. Dazu muss man einfach den entsprechenden Wert auf einen der Server „AI[x]TimeOffset“ schreiben. Dieser wird dann mit dem nächsten SDIAS-Sync von der Firmware übernommen.

9.5.2 Einschränkungen von diesem Modus

- Die Konfiguration der neuen Time Offsets wird erst im nächsten Zyklus von der Firmware übernommen.
- Offsets sind erst ab 105 μs nach dem SYNC zulässig. Alle Eingaben kleiner als 105 μs werden von der Hardwareklasse nicht zugelassen.
- Offsets sind nur bis zu 197 μs vor dem SYNC zulässig. Alle Eingaben die größer sind werden von der Hardwareklasse nicht zugelassen.
- Der Abstand zwischen zwei Time-Offsets muss mindestens 20 μs betragen. Alle anderen Eingaben werden von der Firmware aus in den entsprechenden Bereich geschoben. Das entsprechende Statusbit wird dann gesetzt.

Änderungen der Dokumentation

Änderungsdatum	Betroffene Seite(n)	Kapitel	Vermerk
30.01.2017	1		„differentiell“ in der Beschreibung der Eingänge entfernt
03.07.2017	5, 6	1.4 Spezifikation analoger ± 10 V-Eingang	Dokument an FW-Version 02.00 angepasst
	19	1.5 Spezifikation analoger Stromeingang	
	20-26	6 Erweiterte Timing-Modi (FW-Version 02.00)	Kapitel hinzugefügt
		7 Adressierung	Erweiterung
19.07.2017	5	1.4 Spezifikation analoger ± 10 V-Eingang	Wandlungszeit aller Kanäle
	6	1.5 Spezifikation analoger Stromeingang	
17.08.2017	9	1.8 Umgebungsbedingungen	Verschmutzungsgrad
	12	3.2 Zu verwendende Steckverbinder	Hülsenlänge hinzugefügt Informationen bzgl. ultraschallverschweißter Litzen ergänzt
18.10.2017	13	3.3 Beschriftungsfeld	Kapitel ergänzt
	19	5 Montage	Grafik ersetzt
03.11.2017	18	4.5 Anschluss eines 2-Leiter-Sensors	Kapitel hinzugefügt
		4.6 Anschluss eines 3-Leiter-Sensors	
22.11.2017	7	1.6 Elektrische Anforderungen	UL-Standard und erklärende Fußnote ergänzt
03.05.2018	5, 6	1.4 Spezifikation analoger ± 10 V-Eingang	Gleichtaktbereich, Grundgenauigkeit, Gesamtgenauigkeit
		1.5 Spezifikation analoger Stromeingang	Kabelbruchüberwachung, Kurzschlussüberwachung, Grundgenauigkeit, Gesamtgenauigkeit
18.07.2019	29	8 Unterstützte Zykluszeiten	Kapitel hinzugefügt
13.08.2020	5, 6, 21, 25, 29	Gesamtes Dokument	FW-Version 02.00 auf FW-Version ≥ 02.00 angepasst. Unter Kapitel 8 x=unterstützt hinzugefügt

08.09.2020		9 Hardwareklasse IO011	Kapitel hinzugefügt
04.11.2020	19	5 Montage	Ergänzung Funktionserdverbindung
03.09.2021	4	1.1 Spezifikation digitale Eingänge	Signalpegel und Schaltschwelle

